

PCT/JP99/04562
24.08.99

REC'D 03 SEP 1999 日

WIPO PCT

本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

EIKU

JP99/14562

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出 願 年 月 日
Date of Application:

1998年 8月24日

09/530074

出 願 番 号
Application Number:

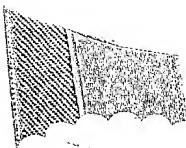
平成10年特許願第237044号

出 願 人
Applicant(s):

ソニー株式会社

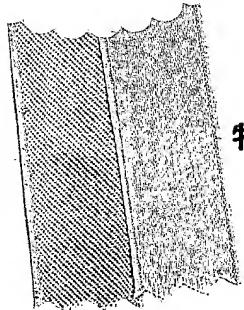
PRIORITY
DOCUMENT

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

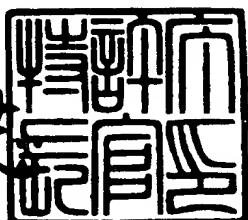


1999年 6月 4日

特許庁長官
Commissioner,
Patent Office



伴佐山 建志



出証番号 出証特平11-3036400

【書類名】 特許願
【整理番号】 9800676906
【提出日】 平成10年 8月24日
【あて先】 特許庁長官殿
【国際特許分類】 G06F 7/00
【発明の名称】 変調装置および方法、復調装置および方法、並びに提供媒体
【請求項の数】 9
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 中川 俊之
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 新福 吉秀
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 楠原 立也
【特許出願人】
【識別番号】 000002185
【氏名又は名称】 ソニー株式会社
【代表者】 出井 伸之
【代理人】
【識別番号】 100082131
【弁理士】
【氏名又は名称】 稲本 義雄
【電話番号】 03-3369-6479

$T_{data}=5.33T$ となる。さらに、 $(m/n)T$ で求められる検出窓幅 T_w は、 $0.67 (=2/3)T_{data}$ となる。

【0008】

RLL(1-7)符号の変換テーブルは、例えば、表1に示すようなテーブルである。

【0009】

<表1>

RLL(1,7; 2,3; 2)

	データ	符号
i = 1	1 1	0 0 x
	1 0	0 1 0
	0 1	1 0 x
i = 2	0 0 1 1	0 0 0 0 0 x
	0 0 1 0	0 0 0 0 1 0
	0 0 0 1	1 0 0 0 0 x
	0 0 0 0	1 0 0 0 1 0

ここで変換テーブル内の記号xは、次に続くチャネルビットが”0”であるとき”1”を与え、または次に続くチャネルビットが”1”であるとき”0”を与える。最大拘束長rは2である。

【0010】

ところで、RLL(1-7)による変調を行ったチャネルビット列は、発生頻度としては T_{min} である2Tが一番多く、以下3T, 4Tと続く。2Tや3Tのようなエッジ情報が早い周期で多く発生すると、クロック再生には有利であるが、2Tが連續しつづけると、記録波形に歪みが生じやすくなる（2Tの波形出力は小さく、デフォーカスやタンジェンシャル・チルトによる影響を受けやすい）。また、さらに高線密度で、最小マークの連続した記録は、ノイズ等の外乱の影響を受けやすく、データ再生誤りを起こしやすくなる。

【0011】

そこで、本出願人は特願平9-133379号として、 T_{min} が所定の回数以上連続するのを制限することを提案したが、その符号であるRML(1-7)の変換テーブ

ルは、例えば、表2に示すテーブルである。

【0012】

<表2>

RML(1,7;2,3;3)

データ	符号
i = 1 11	00x
10	010
01	10x
i = 2 0011	000 00x
0010	000 010
0001	100 00x
0000	100 010
i = 3 100110	100 000 010

ここで変換テーブル内の記号xは、次に来るチャネルビットが”0”であるとき”1”を与え、また次に来るチャネルビットが”1”であるとき”0”を与える。最大拘束長rは3である。

【0013】

表2を使用した変換は、データ列が”10”となった場合、さらに次の4データを参照し、合計6データ列が”100110”となったとき、最小ランdの繰り返しを制限するコード”100 000 010”を与える。この変換により得られる符号の最小ランdの繰り返しは、最大で5回までになる。

【0014】

ところで、記録媒体への記録および、データの伝送の際には、各媒体（伝送）に適した符号化変調が行われるが、これら変調符号に直流成分が含まれているとき、たとえばディスク装置のサーボの制御におけるトラッキングエラーなどの、各種のエラー信号に変動が生じやすくなったり、あるいはジッターが発生しやすくなったりする。従って、直流成分はなるべく含まないほうが良い。

【0015】

ここで上記に示した、可変長の最小ランd = 1で、変換率m = 2、およびn =

3のRLL符号は、DSV(Digital Sum Value)制御が行われていない。DSV制御とは、チャネルビット列をNRZI化し（すなわちレベル符号化する）、そのビット列（データのシンボル）の”1”を+1、“0”を-1として符号を加算していったときその総和(DSV)の絶対値を小さくする制御を意味する。DSVは符号列の直流成分の目安となり、DSVの絶対値を小さくすることは、符号列の直流成分を抑制することとなる。

【0016】

このDSV制御を行うDSV制御ビットは、通常、 $2 \times (d + 1)$ ビット使用され、例えば、 $d = 1$ の場合、 $2 \times (1 + 1) = 4$ ビットである。このとき、任意の間隔において、最小ランおよび最大ランを守ることができ、かつ反転または非反転も可能な完全なDSV制御が行われる。

【0017】

しかし、DSV制御ビットは、基本的には冗長ビットである。従って符号変換の効率から考えれば、DSV制御ビットはなるべく少ないほうが良い。

【0018】

そこで、DSV制御ビットを、 $1 \times (d + 1)$ 、すなわち $d = 1$ の場合では、 $1 \times (1 + 1) = 2$ ビットとしても、任意の間隔において、反転／非反転も可能な完全なDSV制御が行われる。ただし、最小ランは守られるが、最大ランは大きくなり、 $(k + 2)$ となる。記録符号として最小ランは必ず守る必要があるが、最大ランについてはその限りではない。場合により、最大ランを破るパターンを同期信号に用いるフォーマットが存在する（DVDのEFMプラスは最大ラン11Tだが、フォーマットの都合上14Tを許している）。

【0019】

そして、表2のRML符号の基本性能を保ったまま、これらよりもさらに効率が良くDSV制御を行えるテーブルとして、17PP(Parity Preserve)符号がある。17PP符号は、ラン制限 $d = 1$ 、 $k = 7$ であり、その上に最小ランの連続を制限し、さらにデータ語と符号語の対応した要素に規則を与えた変調符号である。

【0020】

本出願人が特願平10-150280号にて提案している17PP符号の変換

テーブルは、例えば、以下の通りである。

【0021】

<表3>

17PP-32(1,7;2,3;4)

データ	符号
11	*0*
10	001
01	010
0011	010 100
0010	010 000
0001	000 100
000011	000 100 100
000010	000 100 000
000001	010 100 100
000000	010 100 000
"110111	001 000 000(next010)
00001000	000 100 100 100
00000000	010 100 100 100
if xx1 then *0* = 000	
xx0 then *0* = 101	

"110111 001 000 000(next010):

When next channel bits are '010',
 convert '11 01 11' to '001 000 000' after
 using main table and termination table.

【0022】

表3は、最小ランd=1、最大ランk=7で、変換テーブル内の要素に不確定符号を有する。不確定符号は、変換するデータ列2ビットが(11)であったと

き、その直前の符号語列によって”000”あるいは”101”が選択される。直前の符号語列の1チャネルビットが”1”であったとき、最小ランを守るために、(11)の変換は、”000”となる。また直前の符号語列の1チャネルビットが”0”であったときは、”101”とし、最大ランを守れるようにする。

【0023】

表3の変換テーブルは、可変長構造のテーブルである。すなわち拘束長 $i = 1$ における変換コードは、必要数の4つ ($2^m \times i = 2^m (2 \times 1) = 4$) よりも少ない3つで構成されている。すなわちデータ列を変換する際に、拘束長 $i = 1$ だけでは変換出来ないデータ列が存在する。結局、表3の変換テーブルにおいて、全てのデータ列に対応するため、すなわち変換テーブルとして成り立つためには、拘束長 $i = 3$ までを要する。

【0024】

また、表3の変換テーブルは、変換テーブル内に、最小ランの連続を制限する、置き換えコードを有する。例えば、データ列(110111)は、さらに後ろに続く符号語列を参照し、それが”010”であったとき、”001 000 000”に置き換えられる。後ろに続く符号語列が”010”以外であれば”*0 * 010 * 0 *”に変換される。これによって、データ変換後の符号語列は、最小ランの連続が制限され、最小ランの繰り返しは、最大でも6回までとなる。

【0025】

さらに表3の変換テーブルは、データ列の要素内の”1”的個数と、変換される符号語列の要素内の”1”的個数が、それを2で割った時の余りが、どちらも1あるいは0で同一となるような変換規則を有する。例えば、データ列の要素(000001)は”010 100 100”的符号語列に対応しているが、それぞれ”1”的個数は、データ列では1個、対応する符号語列では3個であり、どちらも2で割った余りが1で一致する。同様にして、データ列の要素(000000)は、”010 100 000”的符号語列に対応しているが、それぞれ”1”的個数は、データ列が0個、対応する符号語列は2個であり、どちらも2で割った余りが0で一致する。

【0026】

そして、表3の変換テーブルは、最大拘束長 $r = 4$ である。 $i = 4$ の変換コードは、最大ラン $k = 7$ を実現するための、置き換えコードを有する。

【0027】

表3の変換テーブルに従ってデータ列を変調し、変調後のチャネルビット列を、所定の間隔で、これまでと同様にDSV制御することができるが、データ列と、変換される符号語列の関係を生かして、さらに効率良くDSV制御を行うことができる。

【0028】

すなわち、変換テーブルが、データ列の要素内の”1”的個数と、変換される符号語列の要素内の”1”的個数が、それを2で割った時の余りが、どちらも1あるいは0で同一となるような変換規則を有するとき、チャネルビットで、「反転」を表す”1”、あるいは「非反転」を表す”0”のDSV制御ビットを挿入することは、データビット列内に、「反転」するならば”1”を挟み、「非反転」ならば”0”のDSV制御ビットを挿入することと等価になる。

【0029】

たとえば表3において、データ変換する3ビットが”001”と続いたとき、その後ろにおいてDSV制御ビットを挟むとすると、データ変換は、(001-x) (x は1ビットで、0または1) となる。ここで x に”0”を与えると、表3の変換テーブルは、

データ	符号
-----	----

0010	010 000
------	---------

となり、また、”1”を与えると、

データ	符号
-----	----

0011	010 100
------	---------

となる。符号語列をNRZI化してレベル符号化したとき、これらは

データ	符号	レベル符号
-----	----	-------

0010	010 000	011111
------	---------	--------

0011	010 100	011000
------	---------	--------

となり、レベル符号列の最後の3ビットが相互に反転している。すなわち、DSV制御ビットxの、”1”と”0”を選択することによって、データ列内においても、DSV制御を行うことができる。

【0030】

DSV制御による冗長度を考えると、データ列内において1ビットのDSV制御を行うことは、チャネルビット列で表現すれば、表3では変換率m=2、n=3であるから、1.5チャネルビットでDSV制御を行うことに相当する。ここで例えば表1のようなRLL(1-7)テーブルにおいてDSV制御をおこなうためには、チャネルビット列においてDSV制御を行うことになり、最小ランを守るために、前述の通り、少なくとも2チャネルビットが必要であり、冗長度は、より大きくなる。

【0031】

表3の変換テーブルは、データ列内でDSV制御が行えるので、効率の良いDSV制御が行えると共に、最小ランの繰り返しが制限されているので、高線密度記録再生に適している符号を生成する。

【0032】

そして、この表3の変換テーブルを実際に用いるためには、記録された符号列を再生するとき、例えばデータの先頭を識別するための同期信号を与える必要がある。同期信号は、他と確実に区別できるようなパターンを有することが望ましい。また、複数の同期信号を与える必要があるときは、同期信号は、同期信号同士の識別もなるべく確実にできるようなパターンを有することが望ましい。

【0033】

【発明が解決しようとする課題】

以上のように、磁気ディスク、光磁気ディスク、または光ディスク等の記録媒体を高密度化していった場合、変調符号として最小ランd=1である符号を選び、さらに記録・再生時の歪みを少なくすることでエラーの発生を抑え、より高密度記録再生に適した符号としてP P 1 7符号を選択したとき、これに対応した同期信号が必要となる。

【0034】

本発明はこのような状況に鑑みてなされたものであり、より確実な同期信号パターンを与えることを目的とする。

【0035】

【課題を解決するための手段】

請求項1に記載の変調装置は、符号列に最小ランに続き、最大ランを破るパターンを有する同期信号を付加する同期信号付加手段を備えることを特徴とする。

【0036】

請求項5に記載の変調方法は、符号列に最小ランに続き、最大ランを破るパターンを有する同期信号を付加する同期信号付加ステップを含むことを特徴とする。

【0037】

請求項6に記載の提供媒体は、変調装置に、符号列に最小ランに続き、最大ランを破るパターンを有する同期信号を付加する同期信号付加ステップを含む処理を実行させるコンピュータが読み取り可能なプログラムを提供することを特徴とする。

【0038】

請求項7に記載の復調装置は、符号列から、最小ランに続き、最大ランを破るパターンを有する同期信号を検出する同期信号検出手段を備えることを特徴とする。

【0039】

請求項8に記載の復調方法は、符号列から、最小ランに続き、最大ランを破るパターンを有する同期信号を検出する同期信号検出ステップを含むことを特徴とする。

【0040】

請求項9に記載の提供媒体は、復調装置に、符号列から、最小ランに続き、最大ランを破るパターンを有する同期信号を検出する同期信号検出ステップを含む処理を実行させるコンピュータが読み取り可能なプログラムを提供することを特徴とする。

【0041】

請求項1に記載の変調装置、請求項5に記載の変調方法、および請求項6に記載の提供媒体においては、符号列に最小ランに続き、最大ランを破るパターンを有する同期信号を付加する。

【0042】

請求項7に記載の復調装置、請求項8に記載の復調方法、および請求項9に記載の提供媒体においては、符号列から、最小ランに続き、最大ランを破るパターンを有する同期信号を検出する。

【0043】

【発明の実施の形態】

以下に本発明の実施の形態を説明するが、特許請求の範囲に記載の発明の各手段と以下の実施の形態との対応関係を明らかにするために、各手段の後の括弧内に、対応する実施の形態（但し一例）を付加して本発明の特徴を記述すると、次のようになる。但し勿論この記載は、各手段を記載したものに限定することを意味するものではない。

【0044】

すなわち、請求項1に記載の変調装置は、符号列に最小ランに続き、最大ランを破るパターンを有する同期信号を付加する同期信号付加手段（例えば、図1のSyncビット挿入部14）を備えることを特徴とする。

【0045】

請求項7に記載の復調装置は、符号列から、最小ランに続き、最大ランを破るパターンを有する同期信号を検出する同期信号検出手段（例えば、図3のSYNC/SyncID識別部33）を備えることを特徴とする。

【0046】

表3における、同期信号のパターンは、表4に示すように、以下の特徴を有するパターンとされる。

(1) $(T_{max}+1)-(T_{max}+1)$ すなわち 9T - 9T を与える。これにより、最大ランを破る パターンを2回連続させてるので、検出能力が強くできる。

(2) 9T - 9T の前において、データ変調列が何であっても、 T_{max} が現れな

いように、2Tを与える。すなわち、挿入される同期信号の直前データ部分との組合せに8T-9T-9Tのパターンが現れないように、短いランを挟む。仮に8T-9T-9Tがあると、この前半部分の8T-9Tにおいて、検出パターン9T-9Tとの検出距離が1となり、検出能力が劣化し、誤りやすくなってしまう。そこであらかじめ2Tを入れ、このようなことをなくす。9T-9Tの前に3Tや4Tを与えることもできるが、むしろ冗長となる。2Tが、最も効率が良い。

(3) 2T-9T-9Tの前に、接続用のビットとして2ビット配置する。これによって、任意の位置で同期信号が挿入でき、さらに挿入位置でデータを終端させることができる。

【0047】

<表4> 17PP.RML.32

Sync & Termination

#01 010 000 000 010 000 000 010 (23+1 channel bits)

= 0 not terminate case

= 1 terminate case

Termination table

00 000

0000 010 100

【0048】

ところで、表3に示した変換テーブルによって発生させた符号語列（チャネルビット列）中の任意の位置に同期信号を挿入する場合、表3に示した変換テーブルにより生成した符号は可変長構造のために、任意の位置で終端させるために終端用テーブルを与え、必要に応じて用いるようにする。

【0049】

表3において、任意の位置で同期信号を挿入する際、同期信号のパターンは、まず直前直後の符号語列との接続において、最小ランdおよび最大ランkを守る

ように接続パターンを与え、これらの間に同期信号用のパターンを与える（接続パターンは同期信号用のパターンの一部として考えることもできる）。与えられた同期信号パターンは、表3の変換率 $m = 2$ 、 $n = 3$ より、3で割り切れるビット数である24ビットとし、具体的には、次のようなパターンとする。

" # 01 010 000 000 010 000 000 010 "

先頭の"#"は接続用のビットで、0か1のどちらかを与える。2チャネルビット目は、最小ランを守るために"0"を与える。3チャネルビット目と4チャネルビット目で2Tを与える。そして5チャネルビット目から、同期信号パターンとして、 $k = 8$ となる9Tを2回連続して与える。すなわち"1"と"1"の間に、"0"が8つ並ぶ。これを2回続ける。同期信号パターンの最後のチャネルビットの"1"は、最大ランを決定する。ここまでで23チャネルビットである。さらに、最後に接続用の1ビット"0"を付加する。これによって、以下のビットに関わらず、最小ラン $d = 1$ を守ることが出来る。

【0050】

ここで終端用テーブルと、同期信号パターンの接続用ビット"#"の説明をする。終端用テーブルは、表4にあるように、

00 000

0000 010 100

となる。終端用テーブルが必要となるのは、最小ランの連続を制限するための置き換えコードでない変換コードの存在する拘束長 r のそれぞれにおいて、変換コードが4つよりも小さいようなときである。すなわち表3では、拘束長 $i = 1$ における変換コードは3つであるから終端用テーブルが必要となる。また拘束長 $i = 2$ における変換コードも3つであるから終端用テーブルが必要となる。拘束長 $i = 3$ における変換コードは5つあり、そのうち1つが置き換えコードで、4つが変換コードであり、必要数を持っているので終端される。拘束長 $i = 4$ における変換コードはいずれも置き換えコードであるため、終端を考慮しなくてよい。従って、終端用テーブルには、拘束長 $i = 1$ の(00)と $i = 2$ の(0000)を与える。

【0051】

同期信号パターンの接続用ビット”#”は、終端用のテーブルを用いる場合と用いない場合を区別するために与える。すなわち同期信号として与えられた、先頭の1チャネルビット目の”#”は、終端コードを用いたときは「1」を与え、そうでないときは「0」を与える。こうすることによって、復調時において、間違いなく終端用のテーブルを用いる場合と用いない場合を識別することができる。

【0052】

これで同期信号パターンは、より検出能力の高い(23+1)チャネルビットで与えられたが、さらに、2以上の種類の同期信号が必要な場合、(23+1)チャネルビットでは同期信号の実現が困難である。

【0053】

そこで、上記24チャネルビットに加えて、後方にさらに6ビットを追加し、合計30チャネルビットを与えたときの同期信号の種類を以下に示す。

【0054】

表3および表4の変換テーブルにおける、2以上の種類の同期信号パターンは、表5のように規定される。同期信号パターンは、最小ランが守られるとともに、最小ランの繰り返しが表3にあるとおり、6回までに制限されるように選択される。また、最大ランが、同期信号検出パターン以外では発生しないように、同期信号パターンは、選択される。データ列との接続の方法は、表4と同様である。

【0055】

<表5>

17PP.RML.32

30channel-bit Syncs

```
#01 010 000 000 010 000 000 010 000 001
                           000 010
                           000 100
```

001 000
 001 001
 001 010
 010 000
 010 001
 010 010
 010 100
 100 001
 100 010
 100 100
 101 000
 101 001

= 0 not terminate case

= 1 terminate case

Termination table

00	000
0000	010 100

【0056】

表5のように、同期信号ビットに30ビットを与えたとき、諸規則を守るように選ぶと、15通りの同期信号パターンを得ることができる。これらからさらに、以下のようなそれぞれの場合で同期信号パターンを決定することができる。

【0057】

すなわち、各同期信号パターン同士の距離が2以上とれているものを選ぶと、次の7通りを選ぶことが出来る。

【0058】

<表6>

17PP.RML.32

30channel-bit Syncs

```
#01 010 000 000 010 000 000 010 000 001
                                         000 100
                                         001 001
                                         010 000
                                         010 010
                                         100 001
                                         101 000
```

= 0 not terminate case

= 1 terminate case

Termination table

00	000
0000	010 100

【0059】

距離が2以上取れているとは、それぞれの同期信号パターンを、検出したとき（再生データはレベル符号）、同期信号の30チャネルビット中で少なくとも2ヶ所以上が異なっていることを意味する。表6の同期信号パターンは、後ろ6ビットでこのような条件を満たすように選択される。表6は、同期信号として多くの種類が必要な場合に有効である。

【0060】

DCフリーである同期信号パターンとして、次の3通りの同期信号パターンが選択できる。

【0061】

<表7>

17PP.RML.32

30channel-bit Syncs

#01 010 000 000 010 000 000 010 001 000

010 001

100 010

= 0 not terminate case

= 1 terminate case

Termination table

00 000

0000 010 100

【0062】

DCフリーとは、それぞれの同期信号パターンの30チャネルビットのDSV値がゼロであることを意味している。表7の同期信号パターンは、DCフリーであるとともに、各同期信号パターン同士の距離が2以上とれている。

【0063】

各同期信号パターンの最後のビットを0と1の置き換え可能なセットとなるよう選ぶと、次の3通りの同期信号パターンを選ぶことが出来る。

【0064】

<表8>

17PP.RML.32

30channel-bit Syncs

#01 010 000 000 010 000 000 010 001 00x

010 00x

101 00x

x : 0 or 1

= 0 not terminate case

= 1 terminate case

Termination table

00 000

0000 010 100

【0065】

置き換え可能な同期信号パターンのセットは、最後の1チャネルビットによって後ろのデータ変換列のDC制御が可能で、同期信号部分において、効率の良いDSV制御が実現できる。変調装置は、表8の同期信号パターンで、以下に続くデータ列のDSV値の結果に対応し、最後のビットの”1”と”0”を選択することでDSV制御を行う。また3種類の同期信号パターンは、後ろ1ビットを見ないで決定される。

【0066】

本発明に係る変調装置の一実施の形態を図面を参照しながら説明する。この実施の形態は、データ列を表3の可変長符号($d, k; m, n; r = (1, 7; 2, 3; 4)$)に変換する、変調装置に適用したものである。

【0067】

図1は、所定の間隔で同期信号を挿入する変調装置の一実施の形態の構成を示すブロック図である。DSVビット決定・挿入部11は、データ列より、まず任意の間隔でDSV制御を行い、DSV制御ビットの”1”あるいは”0”を決定し、それを任意の間隔で挿入し、そのデータ列を変調部12およびSYNC/SyncID決定部13に供給する。変調部12は、DSV制御ビットの挿入されたデータ列を変調し、得られた符号列をSyncビット挿入部14に出力する。SYNC/SyncID決定部13は、所定の間隔でデータ列に挿入される同期信号(Sync)のパターンを決定し、その結果をSyncビット挿入部14に供給する。

【0068】

Syncビット挿入部14は、変調部12から入力された符号列に、SYNC/SyncID決定部13が決定した同期信号を挿入し、NRZI化部15に供給する。NRZI化部15は、Syncビット挿入部14から入力した符号列をNRZI変調して記録波形列に変換し、記録波形列を出力する。タイミング管理部16は、タイミング信号を生成し、DSVビット決定・挿入部11、変調部12、SYNC/SyncID決定部13、Syncビット挿入部14、およびNRZI化部15に供給してタイミングを管理する。

【0069】

SYNC/Sync ID決定部13は、表3の同期信号パターンである30符号語を使用するとき、最初の24符号語を、

”x 0 1 0 1 0 0 0 0 0 0 0 1 0 0 0 0 0 0 0 0 1 0”

に設定する。”x”は、同期信号の挿入により区切られた、直前の変換符号語列(DSV制御ビットは含んで良い)に依存して決定され、直前のデータ変換に終端テーブルを用いた場合、

”x” = ”1”

と設定され、そうでない場合、

”x” = ”0”

と設定される。すなわち、”x”は、同期信号の挿入に当たり、最小ランおよび最大ランを守るように決定される。

【0070】

Syncビット挿入部14は、SYNC/Sync ID決定部13が上述のように決定した同期信号を、符号列に挿入する。同期信号が挿入された後、処理は、変換テーブルの先頭からスタートする。

【0071】

次に、この実施の形態の動作について説明する。

【0072】

データ列は、所定の間隔でDSV制御が行われ、さらにまた、所定の間隔で同期信号が挿入される。DSVビット決定・挿入部11は、ある位置までの積算DSVと、次の所定の間隔の区間DSVを計算し、これらを合わせたDSV値が小さくなる方のDSV制御ビットの(1)あるいは(0)を決定し、これをデータ列に挿入する。DSV値は、データ列だけでは判定できないので、DSVビット決定・挿入部11は、変換テーブルを用いてデータ列より符号語列を発生させ、これを基にDSV値を求める。

【0073】

DSV値の挿入されたビット列は、変調部12で変換テーブルを基に変調され、その結果がSYNCビット挿入部14に送られる。変調部12は、同期信号の間隔を

記憶し、同期信号付近まで変調を行い、通常の変換テーブルで変換できない場合、すなわち表4にある、終端テーブルを用いる必要がある場合、その情報をSYNC/SyncID決定部13に出力する。

【0074】

SYNC/SyncID決定部13は、同様に同期信号の間隔を記憶し、同期信号の挿入される直前の状態に対応し、同期信号の先頭の接続ビットの値を決定する。通常の変換テーブルでデータ変換を行った場合、先頭の接続ビットには”0”が設定される。また、通常の変換テーブルで行うことができず、終端テーブルを用いる必要があるとき、SYNC/SyncID決定部13は、内蔵する終端テーブルを参照し、同期信号の先頭の接続ビットには”1”を設定する。

【0075】

このようにSYNCビットのうち前の24ビットが決定される。そしてさらに、後の6ビットは、同期信号のSyncIDビットとしての値が設定される。SyncIDビットとしては、例えば、表6のように、それぞれがお互いに距離2を持った、7種類の同期信号パターンのいずれかが設定される。

【0076】

以上のように、同期信号が決定され、SYNCビット挿入部14において、符号列に、決定された同期信号が挿入される。SYNC/SyncID決定部13に内蔵される終端テーブルを用いて同期信号が決定された場合、終端テーブルにより得られた値を含む同期信号が、SYNCビット挿入部14において挿入される。

【0077】

最後に、NRZI化部15は、これらDSV制御が行われ、さらに同期信号が挿入されたチャネルビット列を記録符号に変換する。

【0078】

図2は、変調装置の他の実施の形態の構成を示すブロック図である。図1の例で説明した通り、DSV値計算のために、変調およびNRZI化を行う必要がある。さらにSYNC部分もDSV制御を行うので、やはりNRZI化を行う必要がある。これより、図2のような順序で変調装置を構成することが出来る。

【0079】

図2の変調装置では、コントロールビット挿入部21が、所定のビット数単位でDSV制御を行うビットを挿入し、変調部12に出力する。このビット数単位は、SYNCビットをも含んで考慮されるので、コントロールビット挿入部21は、必ずしも一種類限りのビット数を与えるなくてもよい（複数の種類のビットを与えても良い）。変調部12は、コントロールビット挿入部21より得られた、データ列を変換し、チャネルビット列を作成する。また変調部12において、SYNCの直前においてデータ変換できなかったとき、終端テーブルを用いるよう、SYNC/SyncID挿入部22に信号が出力される。

【0080】

SYNC/SyncID挿入部22は、同期信号を、変調された符号語の所定の間隔において挿入する。SYNC/SyncID挿入部22は、終端テーブルを有し、必要に応じて終端テーブルを用いて変調を実行し、チャネルビット列に同期信号パターンの30ビットが挿入される。同期信号、およびDSV制御ビットを含んだ符号語列は、NRZI化部15で、レベル符号化される。そしてDSV制御ビット/SYNC決定部23は、送られてきたレベル符号化列をもとにDSV値を計算し、最終的にDSV制御ビットの値を決定し、同時に、同期信号のパターンも決定する。DSV制御ビット/SYNC決定部23の出力値は、記録符号列であり、図1の変調装置の最終出力値と同じである。タイミング管理部16は、タイミング信号を生成し、コントロールビット挿入部21、変調部12、SYNC/SyncID挿入部23、NRZI化部15、およびDSV制御ビット/SYNC決定部23に供給し、タイミングを管理するを備える。

【0081】

次に、その動作を説明する。コントロールビット挿入部21は、入力されたデータ列より、所定の間隔で挿入されるDSV制御ビットに”1”を設定したビット列、およびDSV制御ビット”0”を設定したビット列を作成する。この2種類のデータ列の変調は、次の変調部12で行われる。変調部12は、変換テーブルを内蔵している。さらにSYNC/SyncID挿入部22は、それぞれ変調された信号に所定の間隔で同期信号を挟む。SYNC/SyncID挿入部22は、終端テーブルを内蔵し、同期信号を挟むために終端されたデータ列を、ここで符号語列に変換する。そ

の符号語列は、NRZI化部15でレベル符号化される。この時点で、チャネルビット列は、まだDSV制御ビットが決定されておらず、2種類のレベル符号列が存在する。そしてDSVビットSYNC決定部23は、それぞれDSV値を計算し、積算されたDSVが抑制される方のどちらかのチャネルビット列を選択し、これを決定する。ここで同時に同期信号のパターンが決定されることになる。決定された符号語列（チャネルビット列）は、DSV制御が行われたデータ列として出力される。

【0082】

続いて、本発明に係る復調装置の一実施の形態を図面を参照しながら説明する。この実施の形態は、データ列を表3の可変長符号（d, k ; m, n ; r）=（1, 7 ; 2, 3 ; 4）に変換した変調符号語列を、復調する復調装置に適用したものである。

【0083】

図3は、同期信号が含まれた再生データを復調する復調装置の構成を示すブロック図である。コンパレート／逆NRZI化部31は、伝送路より伝送されてきた信号、または、記録媒体より再生された信号をコンパレートし、逆NRZI化し（エッジ符号にし）、その結果を、復調部32およびSYNC/SyncID識別部33に供給する。復調部32は、エッジ符号化されたデジタル信号を復調テーブル（逆変換テーブル）に基づいて復調し、SYNCビット取出部34に出力する。SYNC/SyncID識別部33は、所定の間隔で挿入されている同期信号（Sync）を識別し、同期信号部分の直前において終端テーブルの逆変換終端テーブルが用いられている場合、この情報を復調部32に送り、また、同期信号の後ろ6ビットよりSyncIDを識別する。SYNCビット取出部34は、同期信号を取り出す。DSVビット取出部35は、復調されたデータ列より、任意の間隔で挿入されているデータ列内のDSV制御ビットを取り除き、元のデータ列を出力する。バッファ36は、DSVビット取出部35から入力されたシリアルデータを一旦記憶し、所定の転送レートで読み出し、出力する。タイミング管理部37は、タイミング信号を生成し、コンパレート／逆NRZI化部31、復調部32、SYNC/SyncID識別部33、SYNCビット取出部34、DSVビット取出部35、およびバッファ36に供給し、タイミングを管理する。

【0084】

SYNC/SyncID識別部33は、固有のパターンによって同期信号の位置を決定すると共に、所定の間隔で同期信号が入っているのをカウントすることによってもその位置を定めることができる。同期信号の位置が判明したとき、その直前付近の復調は、終端テーブルを含めて行われる。一方、同期信号の直後において、終端テーブルは不要であり、表3の通常テーブルで復調ができる。

【0085】

SYNCビット取出部34は、上に説明したようにして直前の復調が行われた後、所定の同期信号のビット数だけ取り除き、復調部32と整合性を取る。

【0086】

次に復調装置の動作について説明する。

【0087】

伝送路より伝送されてきた信号、あるいは記憶媒体より再生された信号は、コンパレート／逆NRZI化部31に入力され、コンパレートされるとともに、逆NRZI符号（”1”がエッジを示す符号）のデジタル信号となって、復調部32およびSYNC/SyncID識別部33に供給される。

【0088】

このデジタル信号は、復調部32において、表3の逆変換テーブルに基づいて復調される。復調部32は、表3の逆変換テーブルを有するが、終端用の逆変換テーブルは必ずしも持たなくてもよい。その場合、同期信号が挿入された直前部分で逆変換が不可能となるときがあるが、このときはSYNC/SyncID識別部33において、これを補う。SYNC/SyncID識別部33は、同期信号の検出情報を送り、復調部32は、これに同期して復調を開始する。

【0089】

SYNC/SyncID識別部33は、同期信号のパターンとして与えられた部分の、2T-9T-9Tの部分を示す、”x01 010 000 000 010 000 000 010”を検出する。この同期信号のパターンは固有なパターンである9Tを含むので、他の情報符号語列内からは、検出されることはない。またSYNC/SyncID識別部33は、一度同期信号のパターンが検出されたら、それ以下は内

部カウンタ等によって、所定の間隔の同期信号のパターンを検出することが出来る。

【0090】

SYNC/SyncID識別部33は、また、終端テーブルの逆変換テーブルも有し、同期信号の直前において、終端のために用いられた終端テーブルによって作られた符号語を、復調し、この結果を復調部32に送る。結局、終端の逆変換テーブルは、復調部32またはSYNC/SyncID識別部33のいずれかが持てばよい。

【0091】

SYNC/SyncID識別部33は、さらに、同期信号のパターンである2T-9T-9Tの後に続く、2以上の種類の同期信号を識別する。それぞれの同期信号は、例えば検出能力が強くされたパターンが選択されている。

【0092】

同期信号の30ビットは、SYNCビット取出部34において取り除かれ、さらにDSVビット取出部35においては、さらに、所定の間隔で挿入されているDSV制御ビットが取り除かれる。

【0093】

逆変換テーブルは例えば、次の表9のようになる。また、終端の逆変換テーブルは、例えば、次の表10のようになる。

【0094】

<表9>

逆変換テーブル

$$PP17- (d, k; m, n; r) = (1, 7; 2, 3; 4) \quad r=4,$$

符号語列 復調データ列

i=1 101	11
000	11
001	10
010	01
i=2 010 100	0011
010 000(not 100)	0010

000 100	0001
i=3 000 100 100	000011
000 100 000(not 100)	000010
010 100 100	000001
010 100 000(not 100)	000000

i=3 : Prohibit Repeated Minimum Transition Runlength

001 000 000(not 100) 110111

i=4 : limits k to 7

000 100 100 100	00001000
010 100 100 100	00000000

【0095】

<表10>

逆変換テーブル

Termination table

000	00
010 100	0000

【0096】

以上のように、同期信号を決定し、挿入することによって、最小ランd = 1は守られる。最小ランの繰り返しは、最大で6回までに制限されたままである。最大ランk = 7は、同期信号内以外では発生しない。同期信号内において、k = 8である9Tを2回連続させ、検出能力は強化される。表6による同期信号を与えたとき、同期信号は、7種類の同期信号IDを有し、それぞれの検出能力は距離が2取れており、同期信号IDの検出能力が強化されている。以上の性質を有しながら、データビット内のDSV制御は可能であり、効率の良いDSV制御を行えることには変わりはない。

【0097】

ゆえに、最小ランd = 1、最大ランk = 7、変換率 m/n = 2/3 の可変長

であり、最小ラン長の繰り返し回数を制限する置き換えコードを有し、また、変換テーブルの要素内の”1”的個数と、変換される符号語列の要素内の”0”的個数が、2で割った時の余りが、どちらも1あるいは0で一致するような変換テーブルにおいて、所定の位置に同期信号を挟むとき、最小ランおよび、最小ランの繰り返し制限を変化させることなく挟み、かつその同期信号はユニークな信号パターンを与えた上でかつ、検出能力の強いように選んだので、より安定に、かつ確実に同期信号の検出が可能となる。また、同期信号の入る切れ目ではデータ列は必ず終端できるので、復調の際の、同期信号の前後でのデータの管理が容易になり、より安定した復調が可能である。

【0098】

なお、本明細書において、システムとは、複数の装置により構成される装置全体を表すものとする。

【0099】

なお、上記したような処理を行うコンピュータプログラムをユーザに提供する提供媒体としては、磁気ディスク、CD-ROM、固体メモリなどの記録媒体の他、ネットワーク、衛星などの通信媒体を利用することができる。

【0100】

【発明の効果】

請求項1に記載の変調装置、請求項5に記載の変調方法、および請求項6に記載の提供媒体によれば、符号列に最小ランに続き、最大ランを破るパターンを有する同期信号を付加するようにしたので、より確実な同期信号パターンを与えることが可能になる。

【0101】

請求項7に記載の復調装置、請求項8に記載の復調方法、および請求項9に記載の提供媒体によれば、符号列から、最小ランに続き、最大ランを破るパターンを有する同期信号を検出するようにしたので、より確実に同期信号パターンを検出することが可能になる。

【図面の簡単な説明】

【図1】

変調装置の一実施の形態の構成を示すブロック図である。

【図2】

変調装置の他の実施の形態の構成を示すブロック図である。

【図3】

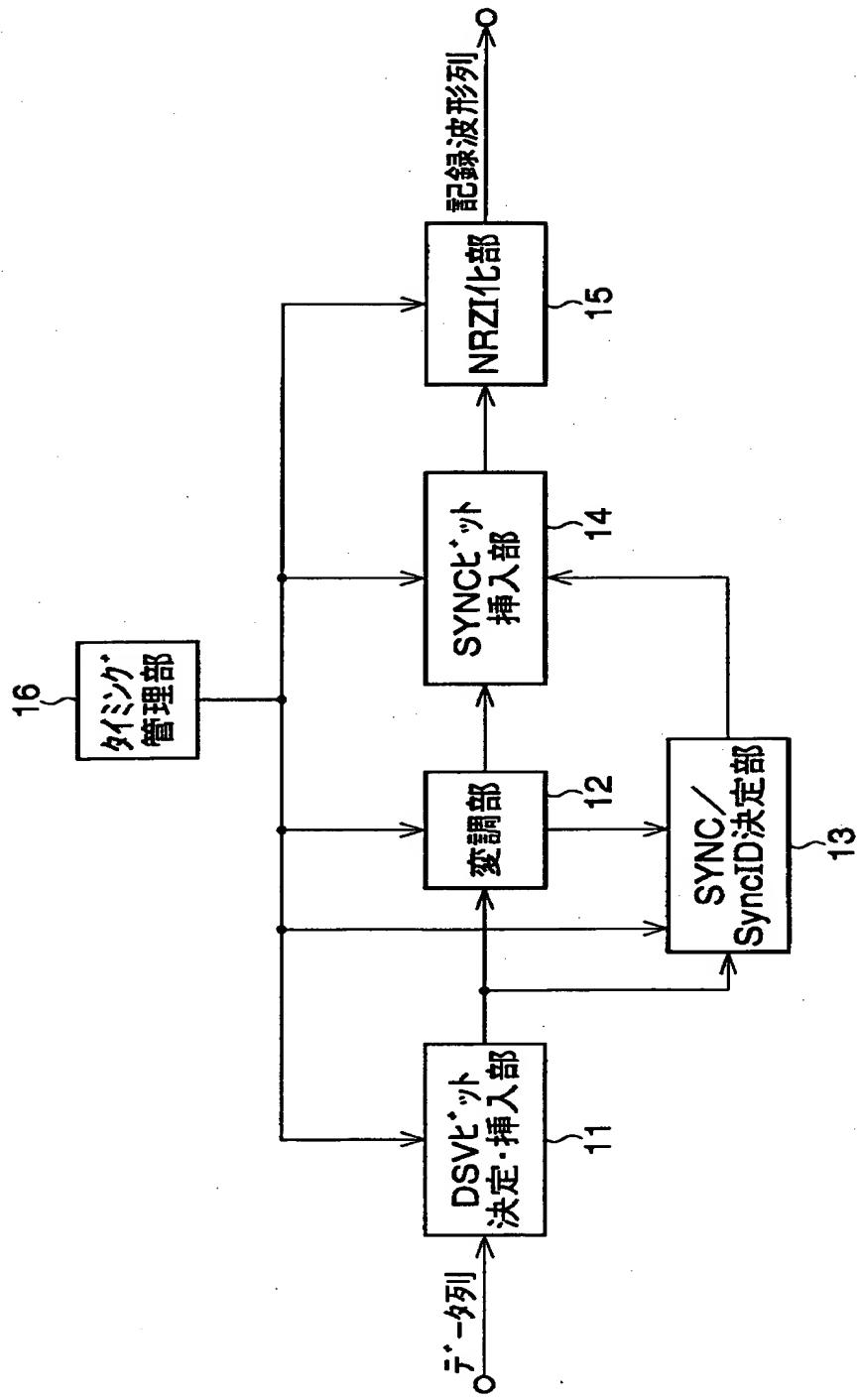
復調装置の一実施の形態の構成を示すブロック図である。

【符号の説明】

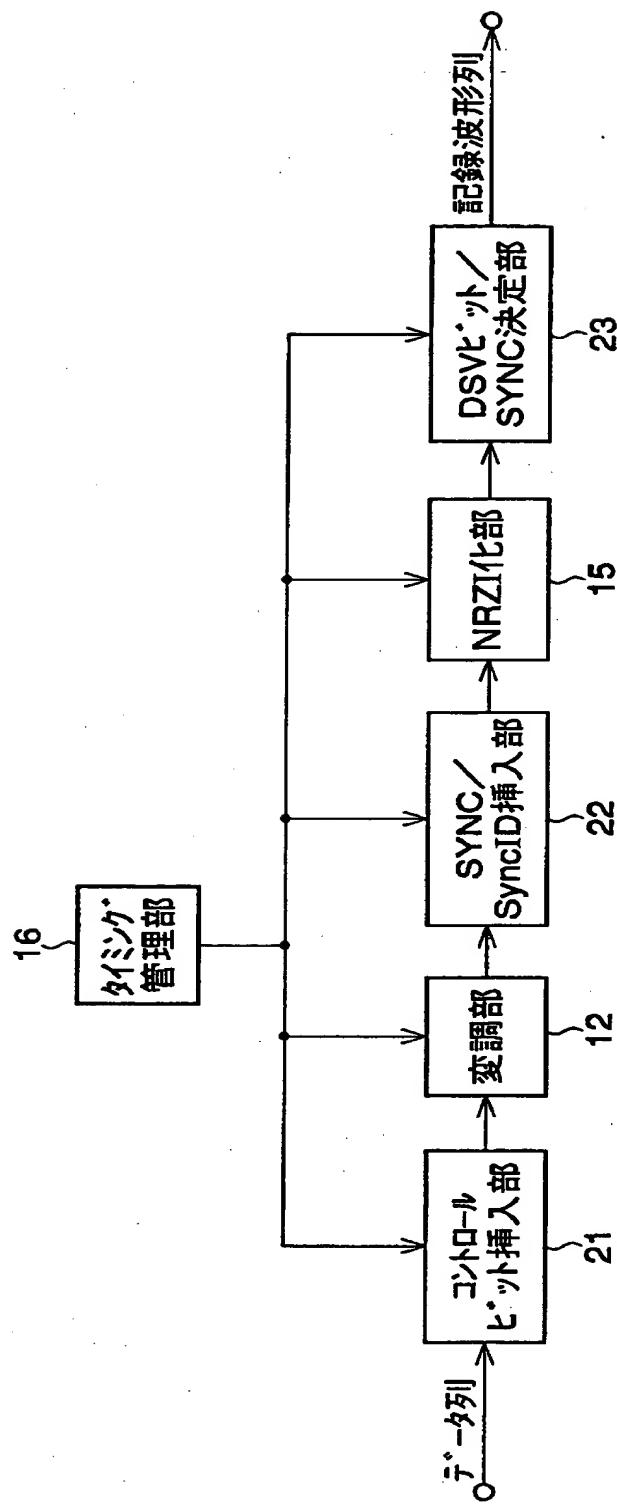
1 1 DSVビット決定・挿入部, 1 2 変調部, 1 3 SYNC/SyncID決定部
, 1 4 SYNCビット挿入部, 1 5 NRZI化部, 2 1 コントロールビット
挿入部, 2 2 SYNC/SyncID挿入部, 2 3 DSVビットSYNC決定部, 3 1
コンパレート／逆NRZI化部, 3 2 復調部, 3 3 SYNC/SyncID識別部,
3 4 SYNCビット取出部, 3 5 DSVビット取出部

【書類名】図面

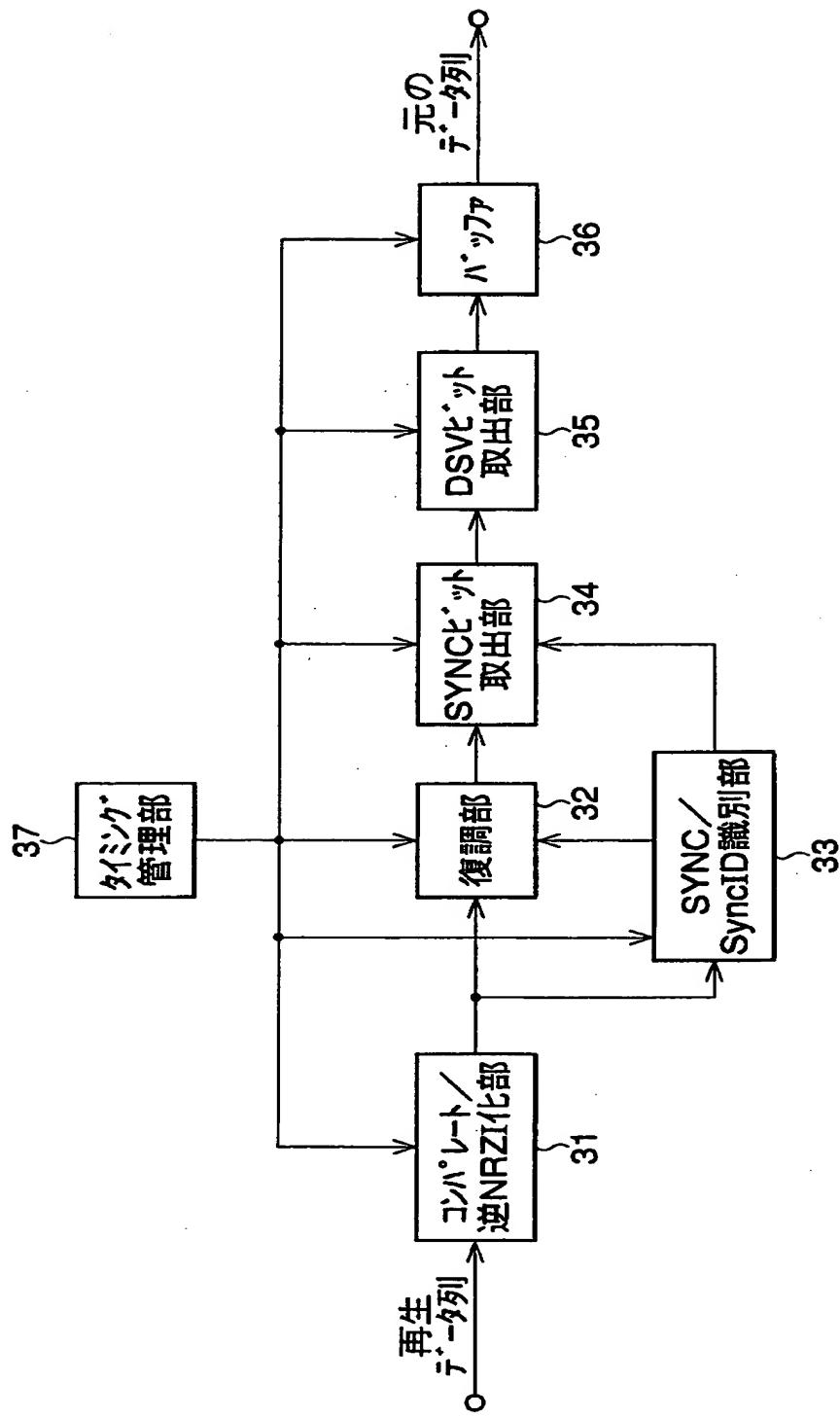
【図 1】



【図2】



【図3】



【書類名】 要約書

【要約】

【課題】 より確実な同期信号パターンを与える。

【解決手段】 Syncビット挿入部14は、符号列に最小ランに続き、最大ランを破るパターンを有する同期信号を付加する。

【選択図】 図1

【書類名】 職権訂正データ
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】

【識別番号】 000002185

【住所又は居所】 東京都品川区北品川6丁目7番35号

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100082131

【住所又は居所】 東京都新宿区西新宿7丁目5番8号 GOWA西新宿ビル6F 稲本国際特許事務所

【氏名又は名称】 稲本 義雄

出願人履歴情報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社

This Page Blank (uspto)